



Architektura komputerów

Wykład 12

Jan Kazimirski



Magistrale systemowe



Magistrale

- **Magistrala** – medium łączące dwa lub więcej urządzeń
- Sygnał przesyłany magistralą może być odbierany przez wiele urządzeń jednocześnie
- Tylko jedno urządzenie może w danym momencie wysyłać sygnał na magistralę
- **Magistrala systemowa** – łączy podstawowe komponenty komputera – CPU, pamięć, urządzenia We/Wy



Magistrale c.d.

- Magistrala składa się z linii umożliwiających przesyłanie pojedynczych bitów
- Przesyłanie **szeregowe** – kolejne bity przesyłane po tej samej linii w odstępach czasu.
- Przesyłanie **równoległe** – jednoczesne przesyłanie bitów osobnymi liniami



Struktura magistrali

- Magistrala może zawierać od 50 do kilkuset linii.
- Podstawowe grupy funkcjonalne:
 - Linie danych
 - Linie adresowe
 - Linie kontrolne
- Dodatkowo magistral może zawierać np. linie zasilania dla urządzeń



Linie danych

- Określane ogólnie jako **szyna danych**.
- Przesyłanie danych między urządzeniami.
- Szerokość szyny danych decyduje o ogólnej wydajności systemu (np. transmisja danej 16-bitowej po 8-bitowej szynie wymaga 2 przesyłań).
- Typowe szerokości szyny danych: 16, 32, 64 bity.



Linie adresowe

- Określane ogólnie jako **szyna adresowa**.
- Służą do określenia adresu źródłowego lub miejsca przeznaczenia danych.
- Mogą adresować komórki pamięci lub urządzenia wejścia/wyjścia.
- Szerokość szyny adresowej determinuje ilość pamięci (oraz portów I/O) jaką system może wykorzystać.



Linie sterujące

- Określane ogólnie jako szyna sterująca.
- Kontrolują sposób wykorzystania magistrali przez moduły.
- Sygnały poleceń – rozkazy dla poszczególnych modułów (określenie rodzaju operacji)
- Sygnały taktujące – synchronizują zdarzenia mające miejsce na magistrali



Przykładowe linie sterujące

1. Zapis do pamięci
2. Odczyt z pamięci
3. Zapis do portu I/O
4. Odczyt z portu I/O
5. Potwierdzenie przesłania (transfer ACK)
6. Zapotrzebowanie na magistralę (bus request)
7. Przekazanie kontroli nad magistralą (bus grant)
8. Żądanie przerwania (interrupt request)
9. Potwierdzenie przerwania (interrupt ACK)



Architektura z jedną magistralą

- Architektura typu - „**wspólna szyna**”
- Jedna magistrala systemowa – urządzenia podłączone poprzez **adaptery** (jednostki sterujące)
- Każdy adapter ma wydzieloną pulę adresów pod którą dostępne są programowe rejestry urządzeń.



Problemy podejścia „wspólnej szyny”

- Dużo podłączonych urządzeń zwiększa długość szyny i powoduje duże opóźnienia przy przekazywaniu sterowania
- Przepustowość szyny limituje transfer danych pomiędzy urządzeniami, problem w przypadku szybkich urządzeń np. sieć, grafika, szybka pamięć masowa).

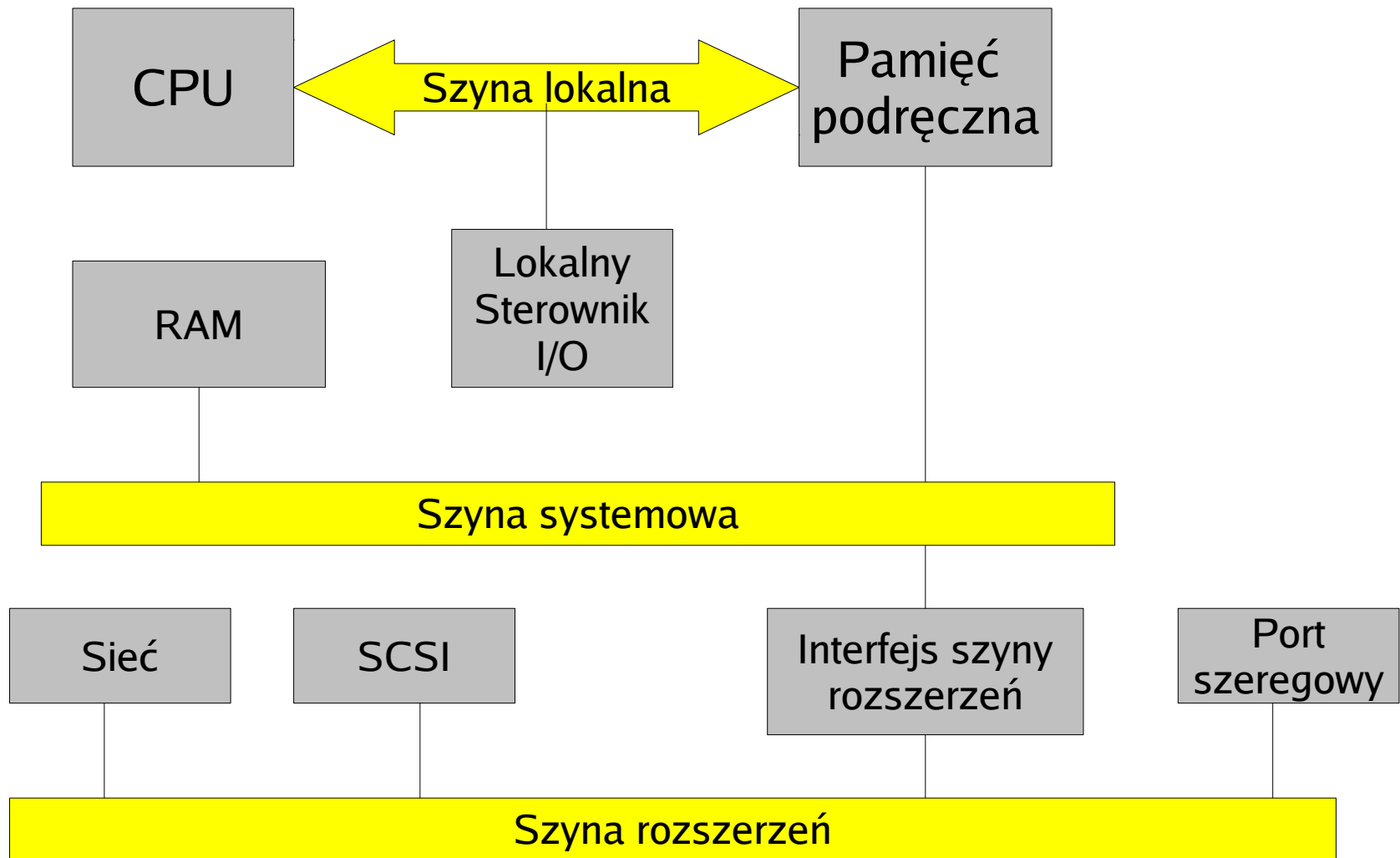


Zwielokrotnione magistrale

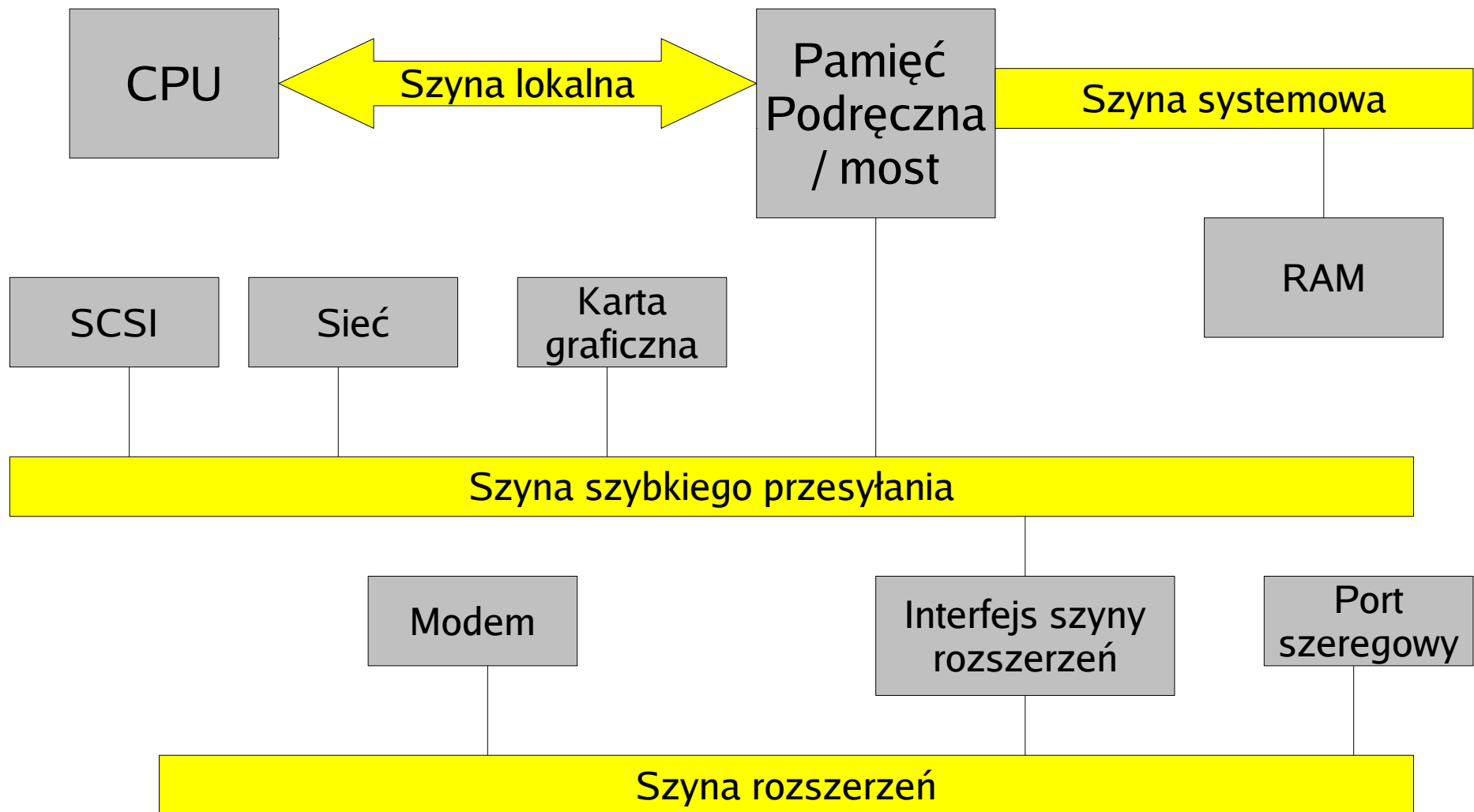
- Zwiększenie wydajności wymaga zwielokrotnienia liczby magistral – zwykle w postaci hierarchii
 - **Szyna lokalna** – CPU, Pamięć podręczna
 - **Szyna systemowa** – Pamięć główna
 - **Szyna rozszerzeń** – urządzenia wejścia/wyjścia



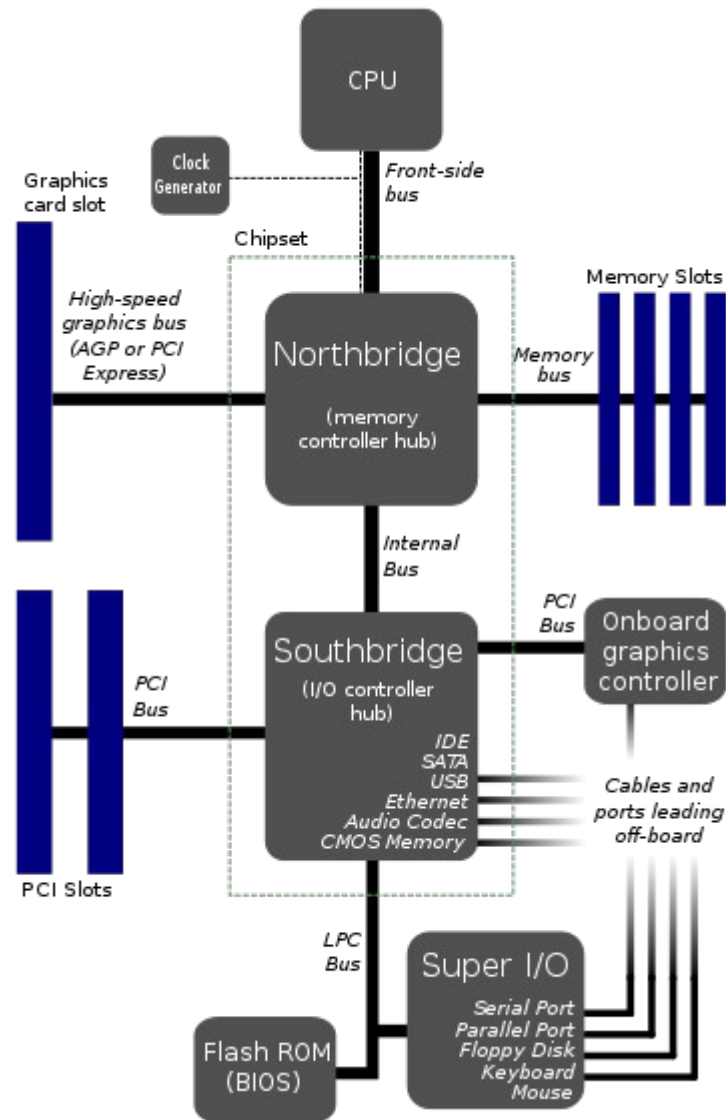
Tradycyjna architektura magistrali

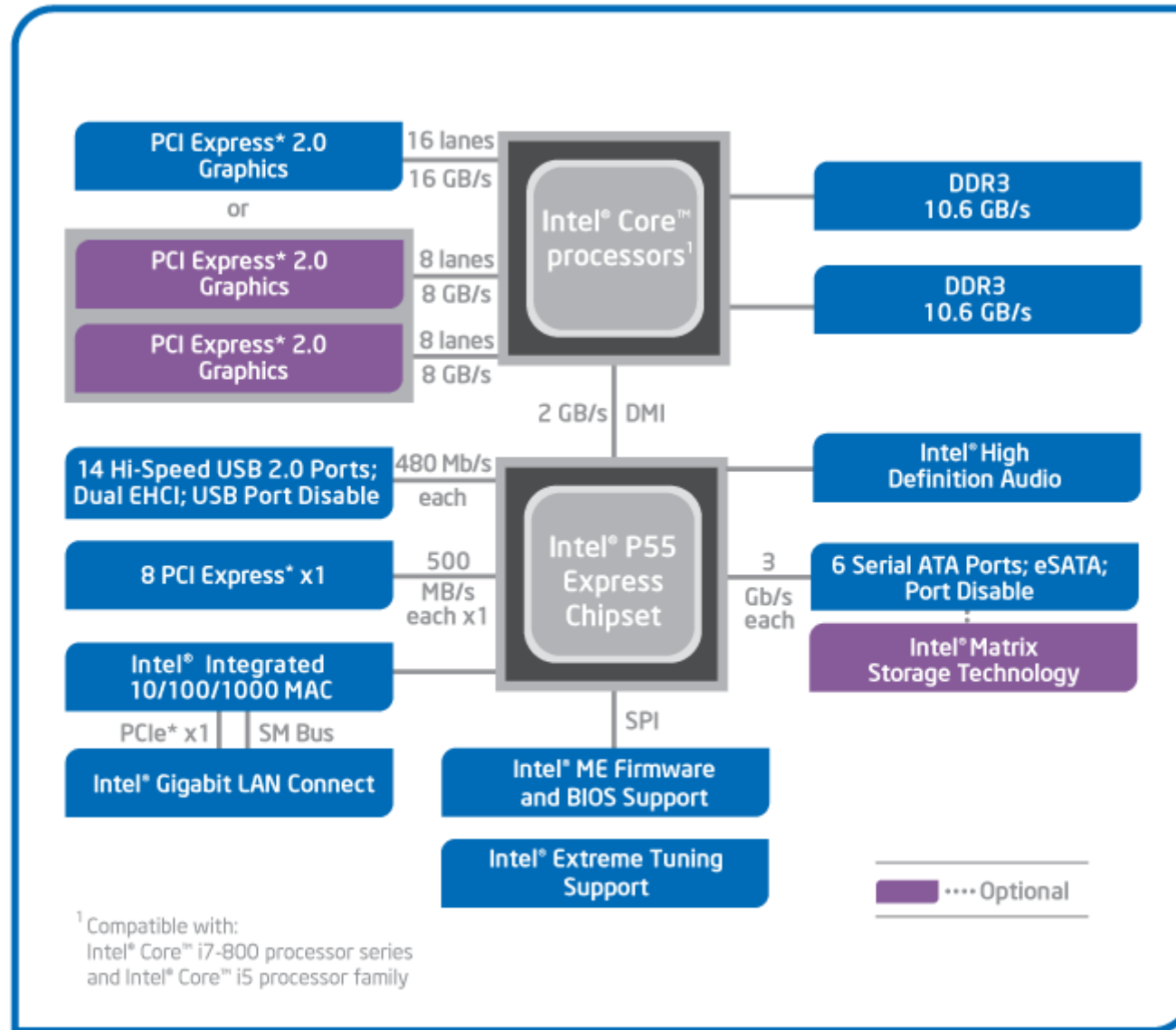


Architektura o zwiększonej wydajności



Architektura
typowej
współczesnej
płyty głównej
(Wikipedia)





Intel® P55 Express Chipset Platform Block Diagram



Parametry magistrali

- Rodzaj magistrali
 - **Dedykowana** (specjalizowana) – specjalizacja funkcjonalna (linie adresów, danych) lub fizyczna (magistrala łączy określone moduły)
 - **Multipleksowana** – te same linie mogą służyć do przesyłania adresów a później danych (multipleksowanie czasowe). Mniej linii w magistrali, ale bardziej złożone moduły



Parametry magistrali c.d.

- Metody arbitrażu
 - **Scentralizowana** – dostępem do magistrali zarządza osobne urządzenie – sterownik magistrali
 - **Rozproszona** – każdy moduł zawiera układy sterowania dostępem do magistrali. Moduły współdziałają dzieląc dostęp do magistrali



Parametry magistrali c.d.

- Koordynacja czasowa (timing)
 - **Synchroniczna** – działanie magistrali kontrolowane jest sygnałem zegarowym (taktowanie). Wszystkie urządzenia zależne są od częstotliwości taktowania.
 - **Asynchroniczna** – zdarzenia koordynowane są poprzez specjalne sygnały synchronizacji, zależnie od szybkości modułów.



Parametry magistrali c.d.

- Rodzaj transferu danych
 - Pojedynczy odczyt lub zapis
 - Odczyt-modyfikacja-zapis
 - Odczyt-po-zapisie
 - Przesłania blokowe



Magistrala ISA

- Standard magistrali dla komputerów PC.
- Architektura równoległa
- Wprowadzony w 1981 roku. Obecnie zastąpiony przez PCI
- Szerokość magistrali 8 lub 16 bitów
- Taktowanie 4.77/8.33 Mhz
- Przepustowość efektywna: 1.2 MB/s
- Dostęp DMA ograniczony do pierwszych 16 MB pamięci.



Magistrala EISA

- Rozszerzenie standardu ISA. Wprowadzone w 1988 roku.
- Szerokość szyny – 32 bity, taktowanie – 8.33 MHz
- Możliwość podłączenia do szyny więcej niż jednego CPU.
- Dostęp DMA do pierwszych 4 GB pamięci.
- Przepustowość efektywna ~ 20 MB/s
- Kompatybilna z ISA
- Była chętnie stosowana w serwerach. Obecnie zastąpiona przez PCI



VESA Local Bus

- Rozszerzenie standardu ISA. Wykorzystywana w komputerach PC z procesorem Intel 486.
- Wydajna – stosowana do kart graficznych i kart I/O
- Szerokość szyny 32 bity, taktowanie 25-50 Mhz
- Przepustowość 133 MB/s
- Kompatybilna z ISA
- Szybko wycofana ze względu na liczne problemy. Zastąpiona przez PCI



PCI

- Standard stworzony w firmie Intel w 1993 r.
- Architektura równoległa, synchroniczna
- Szerokość szyny 32 lub 64 bity, taktowanie 33 Mhz (66 MHz)
- Możliwość auto-konfiguracji
- Przepustowość: 133 MB/s (32 bity, 33 Mhz), 266 MB/s (64 bity, 33 Mhz), 533 MB/s (64 bity, 66 Mhz)
- Zastępowana przez standard PCI-X



PCI - wyprowadzenia

- Złącze PCI ma po każdej stronie 62 kontakty.
- Grupy funkcjonalne linii sygnałowych
 - Wyprowadzenia systemowe
 - Linie adresów i danych (multipleksowane)
 - Linie sterowania interfejsu
 - Linie sterujące arbitrażem
 - Wyprowadzenia przerwań
 - Linie obsługi pamięci podręcznej
 - Linie diagnostyczne i sygnalizacja błędów



PCI - rozkazy

- Rozkazy magistrali PCI:
 - Rozkazy specjalne: potwierdzenie przerwania, cykl specjalny, cykl podwójnego adresu
 - Odczyt/zapis w przestrzeni adresowej I/O
 - Odczyt/zapis pamięci
 - Odczyt/zapis konfiguracji
 - Odczyty blokowe
 - Zapis w pamięci i unieważnienie



PCI-X

- Wysokowydajne rozszerzenie PCI. Wprowadzone w 1998 r.
- Szerokość szyny 64 bity, taktowanie 66-133 MHz
- Przepustowość 1064 MB/s (133 Mhz)
- Standard PCI-X 2.0 – wprowadza taktowanie 266 i 533 Mhz
– przepustowość odpowiednio: 2.15 i 4.3 GB/s
- Zastępowany przez PCI Express



AGP

- Wydajny transfer danych między komputerem i kartą graficzną
- Standard wprowadzony w 1997 r. (Intel).
- Architektura równoległa, szerokość szyny 32 bity, taktowanie 33 lub 66 Mhz
- Kolejne wersje AGP 1.0, 2.0, 3.0
- Maksymalna przepustowość 2.133 GB/s (AGP 3.0)



PCI Express

- Standard wprowadzony w 2004 roku.
- Architektura szeregową (1-32 linie po 2 przewody), połączenia p2p, możliwość jednoczesnej komunikacji urządzeń (przełącznik krzyżowy).
- Zastępuje wcześniejsze standardy – PCI, AGP



PCI Express - wersje

- PCI-E v. 1.0 – Wprowadzona w 2004 r. Przepustowość 250 MB/s na linię
- PCI-E v. 2.0 – Wprowadzona w 2007 roku. Przepustowość 500 MB/s na linię (dla 32 linii – 16 GB/s). Poprawa wydajności protokołów transferu
- PCI-E v. 3.0 – Planowana na 2011 rok. Transfer 8 GT/s na linię. Zoptymalizowany protokół transferu danych (mniejsze narzuty)



Front-Side-Bus (FSB)

- Łączy CPU z mostem północnym. Inne urządzenia zwykle nie mają dostępu do tej szyny.
- Przykładowe parametry FSB:
 - Pentium, taktowanie 50-66 Mhz, 64 bity, 400-528 MT/s
 - Pentium 4-M – 100 Mhz, 64 bity, 4 transfery na cykl, 3.2GT/s
 - Core 2 Quad – 266-333 Mhz, 64 bity, 4 transfery na cykl, 8.5-10.6 GT/s



HyperTransport

- Wprowadzony w 2001 r.
- Architektura szeregowo-równoległa, p2p, transmisja pakietowa
- Taktowanie od 200 Mhz do 3.2 Ghz, DDR
- Maksymalna przepustowość 6400 MT/s (51 GB/s dla wersji 3.2 Ghz, 32 linie)
- Stosowane jako zamiennik FSB (AMD), w układach wieloprocessorowych, routerach oraz jako standard HTX do bezpośredniego podłączania urządzeń do szyny procesora



QuickPath

- Zamiennik FSB wprowadzony przez Intela w 2008 r.
- Architektura szeregowo-równoległa, p2p, zorientowany na transmisję pakietową
- Taktowanie 2.4-3.2 Ghz
- Maksymalna przepustowość 25.6 GB/s
- Stosowany procesorach Xenon, Itanium i niektórych modelach Intel Core i7-9.



Podsumowanie

- Rodzaje magistral komunikacyjnych
- Typy architektury z punktu widzenia magistral
- Parametry magistral
- Przykłady standardów magistral stosowanych we współczesnych komputerach.

